

Docket No.: 2336-242

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	
Sun Woon KIM	:	Confirmation No. <i>Not yet assigned</i>
U.S. Patent Application No. <i>Not yet assigned</i>	:	Group Art Unit: <i>Not yet assigned</i>
Filed: <i>Herewith</i>	:	Examiner: <i>Not yet assigned</i>
For: NITRIDE-BASED SEMICONDUCTOR DEVICE		

CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

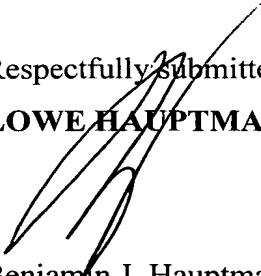
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims, in the present application, the priority of ***Korean Patent Application No. 2003-066992, filed September 26, 2003.*** The certified copy is submitted herewith.

Respectfully submitted,

LOWE HAUPTMAN GILMAN & BERNER, LLP


Benjamin J. Hauptman
Registration No. 29,310

1700 Diagonal Road, Suite 310
Alexandria, Virginia 22314
(703) 684-1111 BJH/etp
Facsimile: (703) 518-5499
Date: February 12, 2004



This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0066992
Application Number

출원년월일 : 2003년 09월 26일
Date of Application SEP 26, 2003

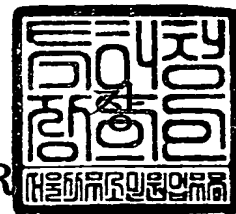
출원인 : 삼성전기주식회사
Applicant(s) SAMSUNG ELECTRO-MECHANICS CO., LTD.



2003 년 10 월 14 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0009
【제출일자】	2003.09.26
【국제특허분류】	H01S 5/20
【발명의 명칭】	질화물 반도체 소자
【발명의 영문명칭】	NITRIDE SEMICONDUCTOR DEVICE
【출원인】	
【명칭】	삼성전기 주식회사
【출원인코드】	1-1998-001806-4
【대리인】	
【명칭】	특허법인씨엔에스
【대리인코드】	9-2003-100065-1
【지정된변리사】	손원 ,노세호
【포괄위임등록번호】	2003-045784-9
【발명자】	
【성명의 국문표기】	김선운
【성명의 영문표기】	KIM, Sun Woon
【주민등록번호】	740510-1113916
【우편번호】	442-370
【주소】	경기도 수원시 팔달구 매탄동 1254-1 203호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 특허법인씨엔에스 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	10 면 10,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	15 항 589,000 원
【합계】	628,000 원

1020030066992

출력 일자: 2003/10/20

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】

【요약】

본 발명은 질화물계 반도체 소자에 관한 것으로서, n형 불순물로 도핑된 제1 질화물 반도체층과, 상기 제1 질화물 반도체층 상에 형성되고, 복수개의 양자우물층과 복수개의 양자장벽층이 적층되어 이루어지며, 상기 양자장벽층 중 적어도 하나가 n형 불순물로 도핑된 활성층과, 상기 활성층 상에 형성되며, p형 불순물로 도핑된 질화물 반도체층을 포함하고, 상기 적어도 하나의 n형 불순물로 도핑된 양자장벽층은 상기 양자우물층과 접하는 계면에 상기 양자장벽층의 도핑된 다른 내부영역의 농도보다 낮은 n형 불순물 농도를 갖는 확산방지막을 구비한 질화물 반도체 소자를 제공한다.

본 발명에 따르면, 양자장벽층에 도핑된 n형 불순물작용으로 인해 순방향 전압특성을 향상시킬 뿐만 아니라, 원하지 않는 n형 불순물 확산으로 인한 양자우물층의 광특성저하도 방지할 수 있으므로, 우수한 광출력 및 광효율을 갖는 반도체 발광다이오드와 같은 질화물계 반도체 소자를 제공할 수 있다.

【대표도】

도 3

【색인어】

질화물 반도체 소자(nitride semiconductor device), 다중양자우물(multi quantum well), 발광다이오드(light emitting diode), n형 불순물(n-type dopant)

【명세서】

【발명의 명칭】

질화물 반도체 소자{NITRIDE SEMICONDUCTOR DEVICE}

【도면의 간단한 설명】

도1은 종래의 반도체 발광 다이오드를 나타내는 측단면도이다.

도2a 및 도2b는 종래의 반도체 발광 다이오드에서 순방향전압(V_f)을 향상시키기 위해 개선된 활성층의 예를 나타내는 개략적인 에너지밴드다이어그램이다.

도3는 본 발명의 일 실시형태에 따른 반도체 발광 다이오드를 나타내는 측단면도이다.

도4a 및 도4b는 본 발명의 실시형태에 따라 개선된 활성층의 구조를 나타내는 개략적인 에너지밴드다이어그램이다.

도5는 종래의 반도체 발광 다이오드와 본 발명에 따른 반도체 발광 다이오드의 동작전압 및 휘도 특성을 비교하는 그래프이다.

<도면의 주요부분에 대한 부호설명>

111: 사파이어 기판 113: n형 질화물 반도체층

115: 활성층 115a: 양자장벽층

115a': 양자장벽층의 내부영역 115a'': 양자장벽층의 확산방지막

115b: 양자우물층 117: p형 질화물 반도체층

118: 투명전극층 119a, 119b: n측 및 p측 전극

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <12> 본 발명은 질화물 반도체 소자에 관한 것으로, 특히 발광 다이오드, 레이저 다이오드 등에 사용되는 질화물계 반도체 소자의 활성층 구조를 개선하여 동작전압을 낮춤으로써 출력효율이 향상된 질화물 반도체 소자와 그 제조방법에 관한 것이다.
- <13> 일반적으로, 질화물 반도체는 풀컬러 디스플레이, 이미지 스캐너, 각종 신호시스템 및 광통신기기에 광원으로 제공되는 녹색 또는 청색 발광 다이오드(light emitting diode:LED)에 널리 사용되고 있다. 이러한 LED는 전자와 정공의 재결합원리를 이용하는 활성층에서 빛을 생성하여 방출시킨다.
- <14> 상기 LED의 활성층은 하나의 양자우물층을 갖는 단일양자우물(single quantum well: SQW)구조와 약 100Å보다 작은 복수개의 양자우물층을 갖는 다중양자우물(multi quantum well: MQW)구조가 있다. 이 중에서, 특히 다중양자우물구조의 활성층은 단일양자우물구조에 비해 전류대비 광효율이 우수하고 높은 발광출력을 가지므로 적극적으로 활용되고 있다.
- <15> 도1a은 종래의 GaN계 반도체 발광다이오드 구조를 나타내는 측단면도이다.
- <16> 도1a와 같이, GaN계 반도체 발광 다이오드(10)는 사파이어 기판(11), n형 GaN로 이루어진 제1 질화물 반도체층(13), 다중양자우물구조인 활성층(15) 및, p형 AlGaIn 또는 p형 GaN로 이루어진 제2 질화물 반도체층(17)을 포함한다. 메시에칭된 제2 질화물 반도체층(17) 상면에는

n형 전극(19a)이 형성되며, 상기 제1 질화물 반도체층(13) 상면에는 투명전극층(18)과 p형 전극(19b)이 차례로 형성된다.

<17> 여기서, 다중 양자 우물구조로 이루어진 활성층(15)은 일반적으로 언도프된 GaN 장벽층(15a)과 언도프된 InGaN 양자우물층(15b)이 교번하여 적층된 구조로 이루어진다. 이를 도1b와 같이, 에너지밴드갭(E_g)의 분포로서 나타내면, 상기 활성층(15)은 밴드갭이 큰 GaN 장벽층으로 양면에 형성된 복수개의 InGaN 양자우물층을 갖는 구조로 설명될 수 있다. 이러한 다중양자우물구조로 이루어진 활성층은 직렬로 배열된 복수개의 양자우물층(15b)을 이용하여 발광하므로 단일양자우물구조에 비해 전류대비 광효율이 우수하고 높은 발광출력을 가질 수 있다.

<18> 하지만, 다중양자우물구조를 갖는 활성층(15)은 복수개의 층으로 구성되므로 그 전체 두께는 단일양자우물구조로 형성된 활성층에 비교하여 상대적으로 두꺼워질 수 밖에 없다. 따라서, 다중양자우물구조를 갖는 경우에는, 층두께의 증가로 인해 종방향으로 직렬저항을 커지고, 결과적으로 순방향 전압(V_f)이 높아지는 문제가 발생할 수 있다.

<19> 이러한 문제를 해결하기 위한 방안으로서, 양자장벽층에 Si와 같은 n형 불순물을 도핑하는 방안이 제안되었다. 도2a 및 도2b는 이러한 종래의 방안에 의해 순방향전압을 향상시키기 위해 개선된 활성층구조를 예시하는 개략적인 에너지밴드 다이어그램이다.

<20> 도2a의 구조는 도1과 같은 반도체 발광 다이오드 구조의 일부일 수 있다. 도2a에 도시된 부분은, n형 GaN 반도체층(23)과 p형 AlGaIn 반도체층(27) 사이에 4개의 양자우물층(25b)과 그 양자우물층(25b)보다 큰 밴드갭을 갖는 5개의 양자장벽층(25a')으로 구성된 활성층(25)을 나타

낸다. 본 방안에서는, 양자우물층(25b)에 전자와 정공의 재결합확률을 높이기 위해서 양자장벽층(25a')에 n형 불순물을 도핑시킴으로써, 반도체 발광다이오드에 전압이 걸릴 때에 양자장벽층(25a')에서 발생하는 저항을 낮추는 원리를 이용한다. 따라서, 본 방안을 통해 순방향전압(V_f)을 낮출 수 있는 효과를 기대할 수 있다.

<21> 이와 유사한 다른 구조가 도2b에 도시되어 있다. 도2b를 참조하여 설명될 종래의 방안은 도2a에 도시된 구조를 개량한 것으로서, 국내특허공개공보 2002-21121호에 개시된 방안이다.

<22> 도2b와 같이, 상기 발광다이오드의 구조는 도2a와 유사하게 n형 GaN 반도체층(33)과 p형 AlGaIn 반도체층(37) 사이에 4개의 양자우물층(35b)과 그 양자우물층(35b)보다 큰 밴드갭을 갖는 5개의 양자장벽층(35a, 35a')으로 구성된 활성층(35)을 갖는다. 여기서, 5개의 양자장벽층(35a, 35a') 중 일부인 3개의 양자장벽층(35a')에만 n형 불순물이 도핑된 형태를 나타낸다. 상기 n형 불순물이 도핑된 3개의 양자장벽층(35a')은 n형 GaN 반도체층(33)과 인접한 양자장벽층이며, 특히 n형 GaN 반도체층(33)에 가까울수록 높은 농도를 갖는다. 이러한 선택적 도핑 방식을 채택하는 이유는, 전자보다 정공이 이동도가 상대적으로 낮으므로, p형 AlGaIn 반도체층(37)측보다 n형 반도체층(33)측이 전자와 정공의 재결합될 확률이 적다는 사실에 근거한다.

<23> 이와 같이, n형 불순물 도핑을 이용하여 순방향전압(V_f)을 낮춤으로써 효율을 높이고 광출력을 향상시키는 방안은 재결합확률이 적은 부분의 양자장벽층(35a')을 선택적으로 도핑하는 방식으로 사용될 수도 있다.

<24> 하지만, 상술한 종래의 방안은 양자장벽층에 도핑된 n형 불순물이 양자우물층으로 확산되어 발광효율을 저하시키는 문제를 야기할 수 있다. 또한, 일본 응용물리학회지 논문

(Japanese Journal of Applied Physics Vol. 37, 1998, pp.L431-L434)에 따르면, InGaN으로 이루어진 양자우물층이 성장될 GaN으로 이루어진 양자장벽층에 Si 불순물의 양을 변화시킴에 따라 상기 양자우물층의 성장모드가 달라지고, 그 결과 표면 모폴로지가 달라지기 때문에 오히려 광특성이 저하된다고 지적되고 있다. 이와 같이, 실제로 양자장벽층에 n형 불순물을 도핑하는 방안은 발광효율 및 광특성에 불이익한 영향을 줄 수 있다.

<25> 따라서, 당기술분야에서는 발광다이오드와 같은 질화물 반도체 소자에서 양자장벽층의 저항을 낮춤으로써 순방향 전압특성을 향상시키면서도, 그로 인한 활성층의 광특성의 저하 및 공정조건의 변화를 야기하지 않는 방안이 요구되어 왔다.

【발명이 이루고자 하는 기술적 과제】

<26> 본 발명은 상술한 기술적 과제를 해결하기 위한 것으로서, 그 목적은 양자우물층과 접한 양자장벽층 계면에 n형 불순물이 양자우물층으로 확산되는 것을 방지하기 위한 확산방지막을 형성함으로써 양자우물층의 광특성을 저하시키지 않으면서 광출력 및 광효율성이 향상된 질화물 반도체 소자를 제공하는데 있다.

【발명의 구성 및 작용】

<27> 상기한 기술적 과제를 달성하기 위해서, 본 발명은

<28> n형 불순물로 도핑된 제1 질화물 반도체층과, 상기 제1 질화물 반도체층 상에 형성되고, 복수개의 양자우물층과 복수개의 양자장벽층이 적층되어 이루어지며, 상기 양자장벽층 중 적어

도 하나가 n형 불순물로 도핑된 활성층과, 상기 활성층 상에 형성되며, p형 불순물로 도핑된 질화물 반도체층을 포함하고, 상기 적어도 하나의 n형 불순물로 도핑된 양자장벽층은 상기 양자우물층과 접하는 계면에 상기 양자장벽층의 도핑된 다른 내부영역의 농도보다 낮은 n형 불순물 농도를 갖는 확산방지막을 구비한 질화물 반도체 소자를 제공한다.

<29> 바람직하게, 상기 확산방지막의 불순물농도는 상기 양자장벽층의 다른 내부도핑영역의 농도의 0.1배이하일 수 있다.

<30> 본 발명의 일 실시형태에서, 상기 양자장벽층은 $Al_{x1}In_{y1}Ga_{1-x1-y1}N$ ($x_1+y_1=1$, $0 \leq x_1 \leq 1$, $0 \leq y_1 \leq 1$)으로 이루어지며, 상기 양자우물층은 상기 양자장벽층보다 작은 에너지 밴드갭을 갖는 $Al_{x2}In_{y2}Ga_{1-x2-y2}N$ ($x_2+y_2=1$, $0 \leq x_2 \leq 1$, $0 \leq y_2 \leq 1$)으로 이루어진다. 또한, 상기 적어도 하나의 양자장벽층의 내부영역은 상기 제1 질화물 반도체의 n형 불순물농도 이하인 n형 불순물 농도를 가지며, 바람직하게는 약 $3 \times 10^{16} \sim$ 약 $3 \times 10^{19} / \text{cm}^3$ 일 수 있다.

<31> 또한, 상기 n형 불순물은 Si, Ge 및 Sn로 구성된 그룹으로부터 선택된 적어도 하나일 수 있다.

<32> 바람직하게는, 상기 적어도 하나의 n형 불순물로 도핑된 양자장벽층의 확산방지막은 n형 불순물이 도핑되지 않은 언도프막(undoped-film)일 수 있다.

<33> 또한, 상기 적어도 하나의 n형 불순물로 도핑된 양자장벽층은 상기 제1 및/또는 제2 질화물 반도체층에 접하는 양자장벽층이며, 상기 양자장벽층의 확산방지막은 상기 양자우물층에

접하는 일계면에만 형성될 수 있으며, 이와 달리, 상기 적어도 하나의 n형 불순물로 도핑된 양자장벽층은 양측에 모두 양자우물층이 배치된 양자장벽층이며, 상기 양자장벽층의 확산방지막은 상기 양자우물층과 접하는 양 계면에 모두 형성될 수 있다.

<34> 바람직하게는, 상기 적어도 하나의 양자장벽층은 상기 제1 질화물 반도체층측에 위치한 양자장벽층일 수 있다.

<35> 또한, 상기 n형 불순물로 도핑된 양자장벽층은 복수개이며, 상기 n형 불순물로 도핑된 양자장벽층 중 적어도 하나의 양자장벽층은 다른 양자장벽층과 다른 n형 불순물 농도를 가질 수 있다.

<36> 이 경우에, 상기 n형 불순물로 도핑된 복수개의 양자장벽층은 상기 제1 질화물 반도체층에 접한 양자장벽층의 n형 불순물농도가 가장 높으며, 상기 제2 질화물 반도체층측에 가까울수록 그 불순물농도가 낮아지도록 형성된 것이 바람직하다.

<37> 바람직하게는, 상기 적어도 하나의 양자장벽층의 n형 불순물 확산방지막의 두께는 그 양자장벽층의 두께의 약 0.1배 내지 약 0.4배일 수 있다. 상기 적어도 하나의 양자장벽층의 두께는 약 3nm ~ 약 30nm일 수 있으며, 이 때에 상기 n형 불순물 확산방지막의 두께는 약 0.3nm ~ 약 10nm인 것이 바람직하다.

- <38> 본 발명에 따른 확산방지막의 불순물 도핑농도와 두께는 그 양자장벽층의 농도 및/또는 두께에 따라 변경될 수 있다.
- <39> 이하, 첨부된 도면을 참조하여 본 발명의 실시형태를 상세히 설명한다.
- <40> 도3는 본 발명의 일 실시형태에 따른 반도체 발광 다이오드를 나타내는 측면면도이다.
- <41> 도3과 같이, GaN계 반도체 발광 다이오드(110)는 사파이어 기판(111), n형 GaN로 이루어진 제1 질화물 반도체층(113), 다중양자우물구조인 활성층(115) 및, p형 AlGaIn 또는 p형 GaN로 이루어진 제2 질화물 반도체층(117)을 포함한다. 메사에칭된 제2 질화물 반도체층(117) 상면에는 n형 전극(119a)이 형성되며, 상기 제1 질화물 반도체층(113) 상면에는 투명전극층(118)과 p형 전극(119b)이 차례로 형성된다.
- <42> 여기서, 다중 양자 우물구조로 이루어진 활성층(115)은 4개의 언도프된 GaN 장벽층(115a)과 5개의 n형 불순물이 도핑된 InGaIn 양자우물층(115b)이 적층된 것으로 도시되어 있다. 하지만, 양자장벽층(115a) 및 양자우물층(115b)은 상기 물질이나 그 수에 한정되지 않는다. 예를 들어, 질화물 반도체 소자에서 상기 양자장벽층(115a)은 $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ ($x_1+y_1=1$, $0 \leq x_1 \leq 1$, $0 \leq y_1 \leq 1$)에서 적절히 선택하여 사용할 수 있으며, 상기 양자우물층(115a)은 상기 양자장벽층(115b)보다 작은 에너지 밴드갭을 갖는 물질로서, $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ ($x_2+y_2=1$, $0 \leq x_2 \leq 1$, $0 \leq y_2 \leq 1$)에서 적절히 선택하여 사용할 수 있다.
- <43> 또한, 본 실시형태에 양자장벽층(115a)은 직렬저항을 낮추기 위해 n형 불순물로 도핑된 내부영역(115a')을 갖는다. 상기 양자장벽층(115a)의 내부영역(115a')은 상기 제1 질화물 반도체의 n형 불순물농도 이하일 수 있으며, 바람직하게는 상기 양자장벽층의 내부영역(115a'')은 약 $3 \times 10^{16} \sim$ 약 $3 \times 10^{19} / \text{cm}^3$ 의 n형 불순물 농도를 갖는다.

- <44> 본 발명에 채용된 양자장벽층(115a)은 상기 양자우물층(115b)과 접하는 계면에는 도핑되지 않은 확산방지막(115a")을 구비하는 것을 특징으로 한다. 이 때에, 상기 제1 및 제2 질화물 반도체층(113, 115)에 각각 접한 양자장벽층(115a)은 상기 양자우물층(115b)에 접하는 일계면에만 확산방지막(115a")을 구비하며, 양측에 모두 양자우물층(115b)이 배치된 양자장벽층(115a)은 상기 양자우물층(115b)과 접하는 양 계면 모두에 확산방지막(115a")을 구비할 수 있다.
- <45> 본 실시형태에서 채용되는 확산방지막(115a")은 도핑되지 않은 영역으로 구성되지만, 도핑된 양자장벽층(115a)의 다른 영역(115a')의 농도보다 낮은 불순물 농도 바람직하게는, 그 약 0.1배이하의 n형 불순물농도를 갖도록 도핑되더라도, 양자우물층(115b)으로 침투되는 불순물의 양을 획기적으로 저감시킬 수 있다.
- <46> 나아가, 상기 확산방지막(115a)을 본 실시형태와 같이 언도프영역으로 형성하거나, 다른 내부영역 농도의 10%이하에서 일정한 불순물 농도를 갖도록 구성하는 경우에는, 그 양자장벽층(115a) 상에 양자우물층(115b)을 성장할 때에 공정조건 및 표면 모폴로지가 변화하는 것을 방지할 수 있다는 추가적인 잇점을 얻을 수 있다.
- <47> 이러한 확산방지막(115a")의 두께(t_a)는 양자장벽층의 전체두께(t)의 0.1배 내지 0.4배의 크기로 형성한다. 확산방지막(115a")의 두께(t_a)가 양자장벽층 전체 두께(t)의 0.1배보다 작은 경우에는 양자우물층(115b)으로의 불순물확산을 방지하는 기능이 미약하며, 0.4배보다 큰 경우에는 불순물이 도핑된 양자장벽층(115a)의 내부영역(115a)이 너무 작아져 순방향전압을 낮추는 역할이 효과적으로 수행하기 어렵다. 적어도 하나의 양자장벽층(115a)의 두께(t)가 약 3nm ~ 약 30nm일 때에, 상기 n형 불순물 확산방지막(115a

"의 두께(t_a)는 약 0.3nm ~ 약 10nm인 것이 바람직하다.

- <48> 도4a 및 도4b는 본 발명의 실시형태에 따라 개선된 활성층의 구조를 나타내는 개략적인 에너지밴드 다이어그램이다. 여기서, 세로축은 에너지밴드갭의 절대크기(eV)를 말하며, 가로축은 n형 질화물반도체층부터 p형 질화물반도체층으로 수직방향의 거리를 의미한다.
- <49> 도4a에 도시된 다이어그램은 도3에 도시된 발광 다이오드 구조의 일부일 수 있다. 도4a에 도시된 다이어그램을 참조하면, n형 GaN 반도체층(123)과 p형 AlGaIn 반도체층(127) 사이에 4개의 양자우물층(125b)과 그 양자우물층(125b)보다 큰 밴드갭을 갖는 5개의 양자장벽층(125a)으로 구성된 활성층(125)이 에너지밴드갭으로 도시되어 있다.
- <50> 상기 양자장벽층(125a)은 상기 양자우물층(125b)의 전자와 정공의 재결합확률을 높이기 위해서 n형 불순물로 도핑된 내부영역(125a')과 양자우물층과 접하는 양계면에 형성된 확산방지막(125a'')으로 이루어진다. 상기 확산방지막(125a'')은 다른 양자장벽층영역, 즉 내부영역(125a')보다 낮은 n형 불순물농도를 가지며, 바람직하게는 그 불순물농도의 0.1배이하인 불순물농도를 갖는 영역, 보다 바람직하게는 언도프된 영역으로 형성될 수 있다.
- <51> 따라서, 도4a와 같이 구현된 반도체 발광 다이오드에 전압이 걸릴 때에 양자장벽층(125a)에서 발생하는 저항을 낮출 수 있는 동시에, 낮게 도핑되거나 언도프된 확산방지막(125a'')에 의해 양자우물층(125b)으로 진입하는 불순물의 확산을 저감시키거나 방지할 수 있다.
- <52> 이와 달리, 본 발명은 상기 n형 불순물로 도핑된 복수개의 양자장벽층이 서로 다른 n형 불순물 농도를 갖거나, 일부의 양자장벽층에만 n형 불순물이 도핑된 구조에도 적용될 수 있다.

일반적으로, 순방향전압을 개선하기 위해서는 전자와 정공의 재결합확률이 낮은 n형 질화물 반도체층측에 위치한 양자장벽층만을 선택하여 도핑시킬 수 있다. 도4b는 이러한 실시형태에 따른 반도체 발광다이오드의 에너지 밴드갭을 나타낸다.

<53> 도4b에 도시된 다이어그램을 참조하면, n형 GaN 반도체층(133)과 p형 AlGaIn 반도체층(137) 사이에 4개의 양자우물층(135b)과 그 양자우물층(135b)보다 큰 밴드갭을 갖는 5개의 양자장벽층(135a)으로 구성된 활성층(135)을 갖는다. 여기서, 5개의 양자장벽층(135a) 중 일부인 3개의 양자장벽층만이 n형 불순물이 도핑된 내부영역(135a')을 갖는다. 상기 n형 불순물이 도핑된 3개의 양자장벽층의 내부영역(135a')은 n형 GaN 반도체층(133)측에 인접할수록 높은 불순물농도를 갖도록 형성된다. 이는 앞서 설명한 바와 같이 p형 AlGaIn 반도체층(137)측보다 n형 반도체층(133)측이 전자와 정공의 재결합될 확률이 적기 때문이다. 상기 n형 불순물이 도핑된 3개의 양자장벽층(135a)만이 그 내부영역(135a')의 불순물이 인접한 양자우물층(135b)으로 진입하는 것을 방지하기 위한 확산방지막(135a'')을 구비한다. 본 실시형태에서, n형 불순물로 도핑된 양자장벽층(135a)은 서로 다른 불순물농도를 갖는 내부영역(135a')을 갖는다. 일반적으로 불순물농도가 높을수록 확산거리가 커지므로, 그 농도에 따라 확산방지막(135a'')의 두께를 달리 구현할 수 있다.

<54> 즉, 도4b에 도시된 바와 같이, n형 질화물반도체층(133)과 접한 양자장벽층(135a)의 불순물농도가 가장 높으므로, 가장 큰 두께(t_1)의 확산방지막(135a'')을 형성하고, 가장 농도가 낮은 중앙의 양자장벽층(135a)은 가장 얇은 두께(t_3)의 확산방지막(135a'')이 형성된다($t_1 > t_2 > t_3$).

<55> 이러한 원리와 유사하게, 상기 확산방지막(135a'')을 낮은 농도(내부영역 불순물농도의 0.1배이하)로 형성할 때에, 양자장벽층(135a)의 내부영역(135a')의 불순물농도에 따라 확산방지막(135a'')의 농도를 조절할 수도 있다. 즉, 양자장벽층 내부영역(135a')이 높은 불순물 농도를 가질 경우에, 그 확산방지막(135a'')의 불순물농도는 예를 들어 0.03배이하 수준으로 보다 낮게 형성하고, 양자장벽층 내부영역(135a')이 낮은 불순물 농도를 가질 경우에는 그 이상, 예를 들어 0.5배 내지 0.1배의 수준으로 불순물 농도를 갖는 확산방지막(135a'')을 형성할 수 있다.

<56> 이와 같이 확산방지막의 농도 또는 두께를 불순물확산을 효과적으로 방지할 수 있도록 달리 구성하는데 있어서, 양자장벽층(엄밀히 말하면, 내부영역)의 불순물 농도뿐만 아니라, 양자장벽층의 두께에 대한 사항도 유사한 방식으로 고려될 수 있다.

<57> 이하, 본 발명에 따른 실시예와 종래의 구조에 따른 비교예를 대비하여 본 발명에 따른 반도체 발광 다이오드의 향상된 특성을 살펴보기로 한다.

<58> (실시예1)

<59> 본 실시예에서는 MOCVD법을 이용하여 동일한 증착조건으로 사파이어 기판 상에 n형 GaN 반도체층과 다중양자우물구조의 활성층 및 p형 GaN 반도체층을 순차적으로 증착하여 발광다이오드를 제조하였다. 상기 다중양자우물구조의 활성층은 5개의 양자우물층과 6개의 양자장벽층을 교번하여 적층한 구조를 갖도록 형성하였으며, 각각의 양자우물층 및 양자장벽층은 3nm 두께를 갖는 InGaN 반도체층과 18nm 두께를 갖는 GaN반도체층으로 형성하였다.

<60> 또한, 상기 양자장벽층은 도3의 구조와 유사하게 양자우물층과 접하는 계면으로부터 3nm 두께로 언도프된 확산방지막을 포함되도록 형성하고, 나머지 내부영역에는 Si 도핑량을 0.96nmol로 하여 불순물농도가 $1 \times 10^{17}/\text{cm}^3$ 를 갖도록 형성하였다.

<61> (실시예2)

<62> 본 실시예에서는, 실시예1과 동일한 조건과 구조로 발광 다이오드를 제조하였다. 다만, 활성층을 구성하는 양자장벽층을 상기 실시예1과 동일한 확산방지막을 구비하되, 나머지 내부영역에는 Si 도핑량을 0.48nmol로 하여 불순물농도가 $5 \times 10^{16}/\text{cm}^3$ 를 갖도록 형성하였다.

<63> (비교예1)

<64> 본 비교예에서는, 상기 실시예와 동일한 방식으로, MOCVD법을 이용하여 동일한 증착조건으로 사파이어 기판 상에 n형 GaN 반도체층과 다중양자우물구조의 활성층 및 p형 GaN 반도체층을 순차적으로 증착하여 발광다이오드를 제조하였다. 또한, 상기 다중양자우물구조의 활성층은 5개의 양자우물층과 6개의 양자장벽층을 교번하여 적층한 구조를 갖도록 형성하였으며, 각각의 양자우물층 및 양자장벽층은 3nm 두께를 갖는 InGaN 반도체층과 18nm 두께를 갖는 GaN반도체층으로 형성하였다.

<65> 다만, 상기 양자장벽층은 상기 실시예1 및 2와 달리 본 발명에 따른 확산방지막을 구비하지 않도록 형성하였으며, 양자장벽층의 전체영역이 Si 도핑량을 0.96nmol로 하여 불순물농도가 $1 \times 10^{17}/\text{cm}^3$ 를 갖도록 형성하였다.

<66> (비교예2)

<67> 본 비교예에서는, 비교예1과 동일한 조건과 구조로 발광 다이오드를 제조하였다. 다만, 활성층을 구성하는 양자장벽층을 상기 실시예1과 동일한 확산방지막을 구비하되, 나머지 내부 영역에는 Si 도핑량을 0.48nmol로 하여 불순물농도가 $5 \times 10^{16}/\text{cm}^3$ 를 갖도록 형성하였다.

<68> 상기한 실시예1 및 2에 따른 반도체 발광 다이오드와 비교예1 및 비교예2에 따른 반도체 발광 다이오드에 대한 특성을 대비하기 위해, 동작전압과 휘도에 대한 성능실험을 하였다. 그 결과를 도5의 그래프에 도시하였다.

<69> 도5에 도시된 바와 같이, 실시예1 및 실시예2에 따른 발광다이오드의 동작전압은 각각 2.84V와 2.86V으로, 비교예1 및 비교예2에 따른 발광다이오드의 동작전압(2.88V, 2.86V)과 비교할 때에 오차범위 내에서 거의 유사한 수준으로 나타났으나, 발광다이오드의 출력수준을 결정하는 휘도특성측면에서는, 실시예1 및 실시예2에 따른 발광다이오드의 휘도는 13.49mcd와 12.52mcd로서, 비교예1 및 비교예2에 따른 발광다이오드의 휘도(8.81mcd, 10.6mcd)보다 크게 향상된 것으로 나타났다.

<70> 도5의 그래프에 나타난 바와 같이, 본 발명에 따른 발광 다이오드는 양자장벽층에 n형 불순물을 도핑하여 순방향 전압을 저하시킴으로써 동작전압을 낮추는 동시에, n형 불순물확산으로 인한 양자우물층에 대한 영향을 저감시킴으로써 휘도특성은 크게 향상된다는 것을 알 수 있다.

<71> 본 발명의 상술된 실시형태와 첨부된 도면은 반도체 발광 다이오드에 한정되어 설명되었으나, 양자우물구조, 특히 다중양자우물구조의 활성층을 채용하는 반도체 레이저소자와 같은 다른 질화물 반도체소자에서도 순방향전압특성을 향상시키기 위해 양자장벽층에 n형 불순물을 도핑하고, 그 도핑된 불순물의 확산으로 인해 양자우물층의 특성저하를 방지하기 위해 낮은 농도로 도핑되거나 언도프된 확산방지막을 채택하여 사용할 수 있으므로, 이러한 형태도 본원 발명에 포함된다고 할 수 있다.

<72> 이와 같이, 본 발명은 상술한 실시형태 및 첨부된 도면에 의해 한정되는 것이 아니고, 첨부된 청구범위에 의해 한정하고자 하며, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 형태의 치환, 변형 및 변경이 가능하다는 것은 당 기술분야의 통상의 지식을 가진 자에게는 자명할 것이다.

【발명의 효과】

<73> 상술한 바와 같이, 본 발명에 따르면, 다중양자우물구조를 갖는 질화물계 반도체 소자에서, 양자장벽층에 의한 직렬저항을 낮추기 위해서 양자장벽층에 n형 불순물을 도핑하고, 양자우물층과 접한 양자장벽층 계면에는 n형 불순물이 양자우물층으로 확산되는 것을 방지하기 위한 확산방지막을 형성함으로써, n형 불순물로 인한 순방향 전압특성을 향상시킬 뿐만 아니라, 원하지 않는 불순물확산으로 인한 양자우물층의 광특성저하도 방지할 수 있다. 따라서, 우수한 광출력 및 광효율을 갖는 반도체 발광다이오드와 같은 질화물계 반도체 소자를 제공할 수 있다.

【특허청구범위】

【청구항 1】

n형 불순물로 도핑된 제1 질화물 반도체층;

상기 제1 질화물 반도체층 상에 형성되고, 복수개의 양자우물층과 복수개의 양자장벽층이 적층되어 이루어지며, 상기 양자장벽층 중 적어도 하나가 n형 불순물로 도핑된 활성층; 및

상기 활성층 상에 형성되며, p형 불순물로 도핑된 질화물 반도체층을 포함하고,

상기 적어도 하나의 n형 불순물로 도핑된 양자장벽층은 상기 양자우물층과 접하는 계면에 상기 양자장벽층의 도핑된 다른 내부영역의 농도보다 낮은 n형 불순물 농도를 갖는 확산방지막을 구비한 질화물 반도체 소자.

【청구항 2】

제1항에 있어서,

상기 양자장벽층은 $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ ($x_1+y_1=1$, $0 \leq x_1 \leq 1$, $0 \leq y_1 \leq 1$)으로 이루어지며, 상기 양자우물층은 상기 양자장벽층보다 작은 에너지 밴드갭을 갖는 $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ ($x_2+y_2=1$, $0 \leq x_2 \leq 1$, $0 \leq y_2 \leq 1$)으로 이루어진 것을 특징으로 하는 질화물 반도체 소자.

【청구항 3】

제1항에 있어서,

상기 n형 불순물은 Si, Ge 및 Sn로 구성된 그룹으로부터 선택된 적어도 하나인 것을 특징으로 하는 질화물 반도체 소자.

【청구항 4】

제1항에 있어서,

상기 확산방지막의 n형 불순물농도는 상기 양자우물층과 접하는 계면에 상기 양자장벽층의 다른 내부도핑영역의 n형 불순물농도보다 0.1배이하인 것을 특징으로 하는 질화물 반도체 소자.

【청구항 5】

제1항에 있어서,

상기 적어도 하나의 양자장벽층의 내부영역의 n형 불순물 농도는 약 3×10^{16} ~ 약 3×10^{19} /cm³인 것을 특징으로 하는 질화물 반도체 소자.

【청구항 6】

제1항에 있어서,

상기 적어도 하나의 n형 불순물로 도프된 양자장벽층의 확산방지막은 언도프된 것을 특징으로 하는 질화물 반도체 소자.

【청구항 7】

제1항에 있어서,

상기 적어도 하나의 n형 불순물로 도프된 양자장벽층은 상기 제1 및/또는 제2 질화물 반도체층에 접하는 양자장벽층이며,

상기 양자장벽층의 확산방지막은 상기 양자우물층에 접하는 일계면에만 형성된 것을 특징으로 하는 질화물 반도체 소자.

【청구항 8】

제1항에 있어서,

상기 적어도 하나의 n형 불순물로 도프된 양자장벽층은 양측에 모두 양자우물층이 배치된 양자장벽층이며,

상기 양자장벽층의 확산방지막은 상기 양자우물층과 접하는 양 계면에 모두 형성된 것을 특징으로 하는 질화물 반도체 소자.

【청구항 9】

제1항에 있어서,

상기 적어도 하나의 양자장벽층은 상기 제1 질화물 반도체층측에 위치한 양자장벽층인 것을 특징으로 하는 질화물 반도체 소자.

【청구항 10】

제1항에 있어서,

상기 적어도 하나의 양자장벽층의 n형 불순물 확산방지막의 두께는 그 양자장벽층의 두께의 약 0.1배 내지 약 0.4배인 것을 특징으로 하는 질화물 반도체 소자.

【청구항 11】

제10항에 있어서,

상기 적어도 하나의 양자장벽층의 두께는 약 3nm ~ 약 30nm이며,

상기 n형 불순물 확산방지막의 두께는 약 0.3nm ~ 약 10nm인 것을 특징으로 하는 질화물 반도체 소자.

【청구항 12】

제1항에 있어서,

상기 n형 불순물로 도핑된 양자장벽층은 복수개이며,

상기 n형 불순물로 도핑된 양자장벽층 중 적어도 하나의 양자장벽층은 다른 양자장벽층과 다른 n형 불순물 농도를 갖는 것을 특징으로 하는 질화물 반도체 소자.

【청구항 13】

제12항에 있어서,

상기 n형 불순물로 도핑된 복수개의 양자장벽층은,

상기 제1 질화물 반도체층에 접한 양자장벽층의 n형 불순물농도가 가장 높으며, 상기 제2 질화물 반도체층측에 가까울수록 그 불순물농도가 낮아지는 것을 특징으로 질화물 반도체 소자.

【청구항 14】

제12항 또는 제13항에 있어서,

상기 n형 불순물이 도핑된 복수개의 양자장벽층의 확산방지막은 그 양자장벽층의 농도 및/또는 두께에 비례하는 n형 불순물 농도를 갖는 것을 특징으로 하는 질화물 반도체 소자.

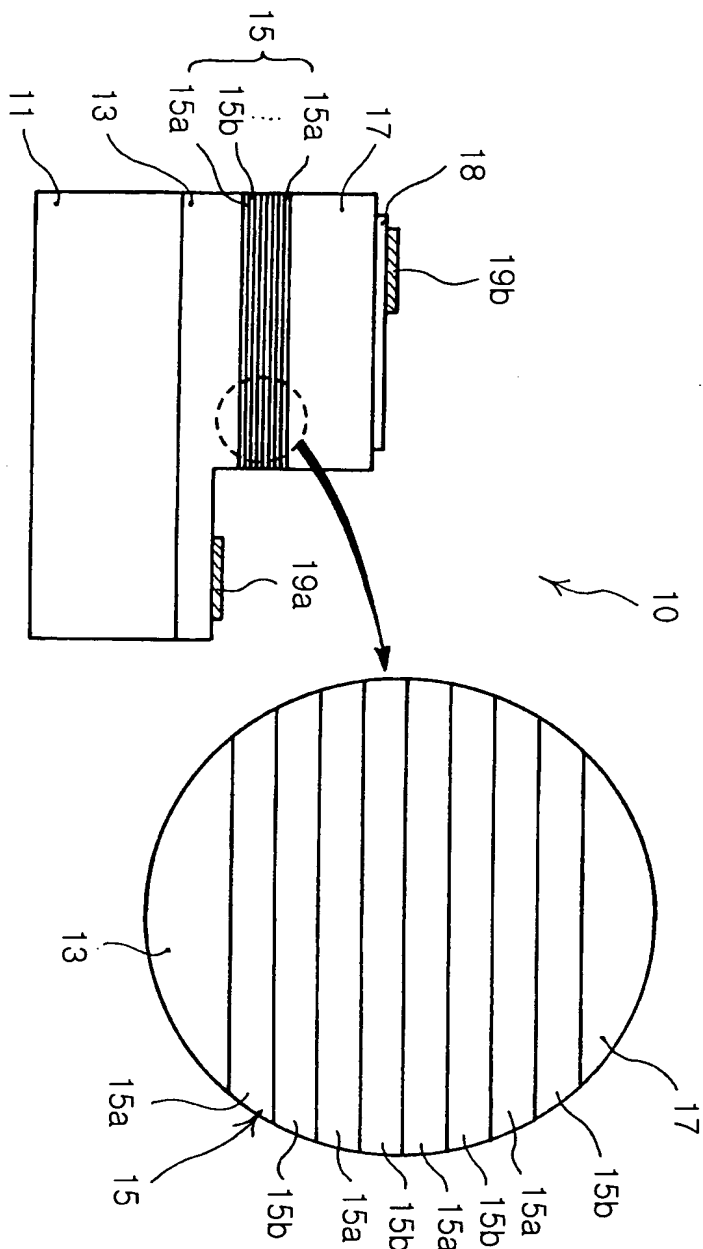
【청구항 15】

제12항 또는 제13항에 있어서,

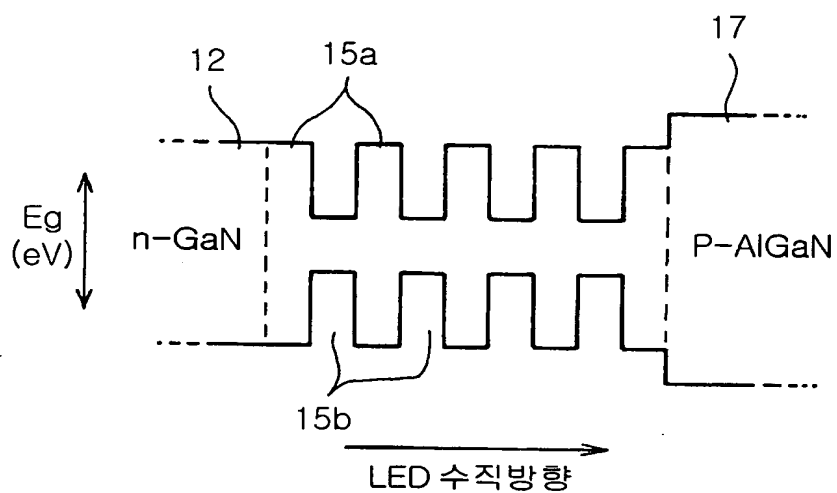
상기 n형 불순물이 도핑된 복수개의 양자장벽층의 확산방지막은 그 양자장벽층의 농도 및/또는 두께에 비례하는 두께를 갖는 것을 특징으로 하는 질화물 반도체 소자.

【도면】

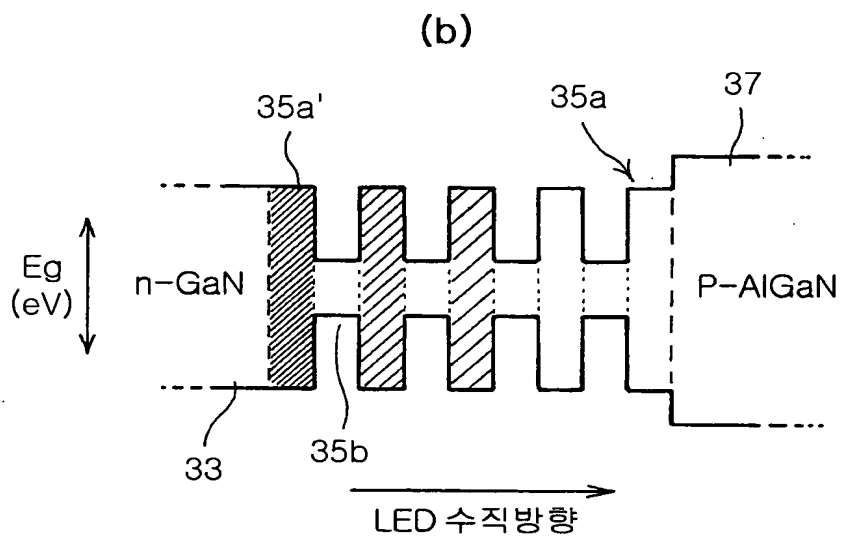
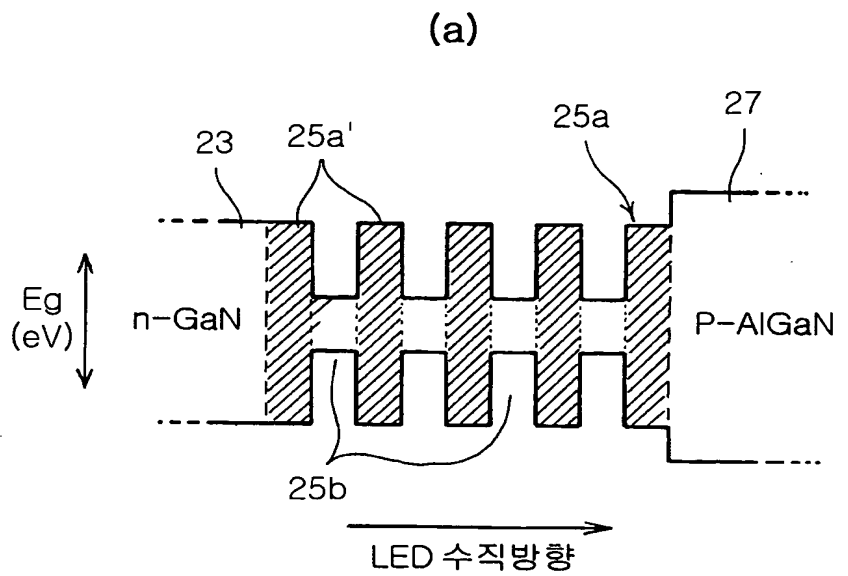
【도 1a】



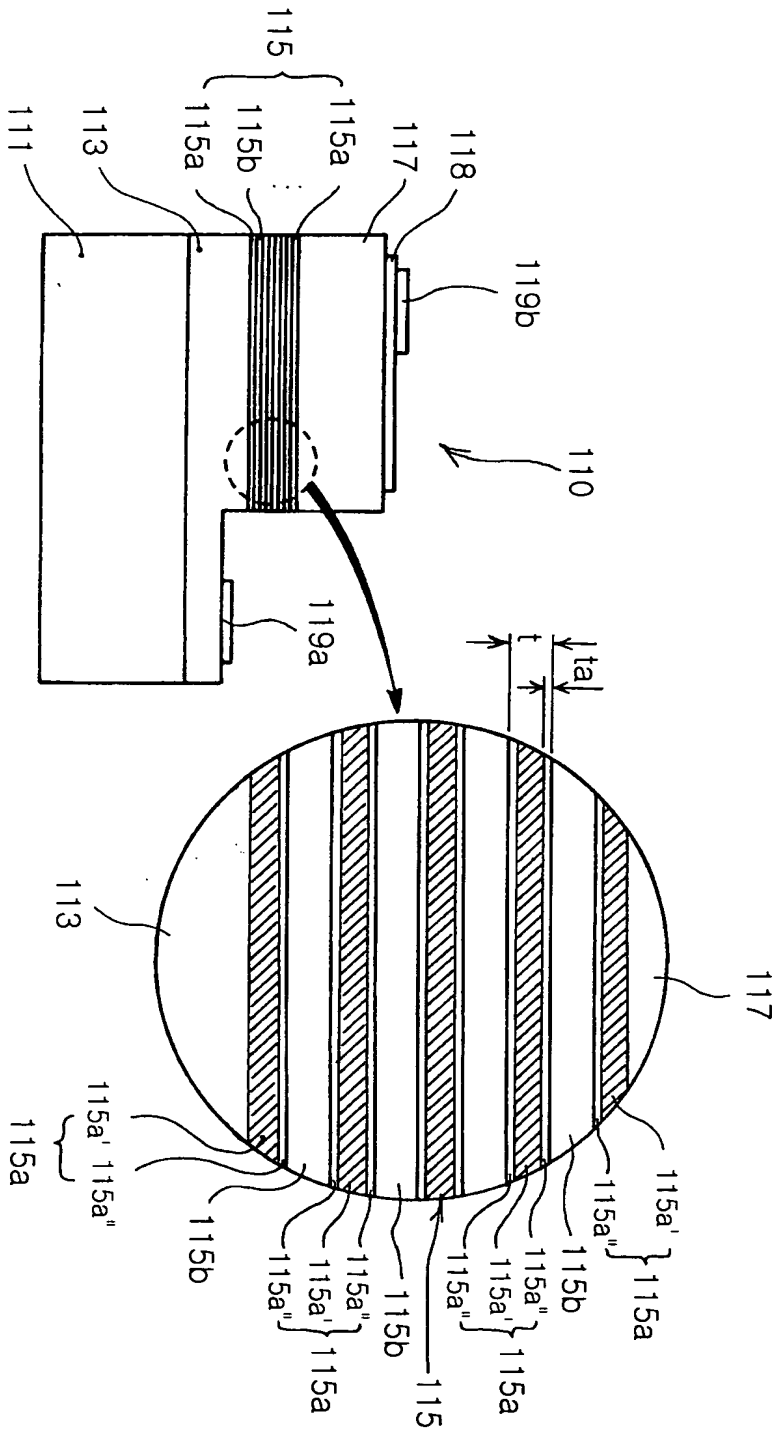
【도 1b】



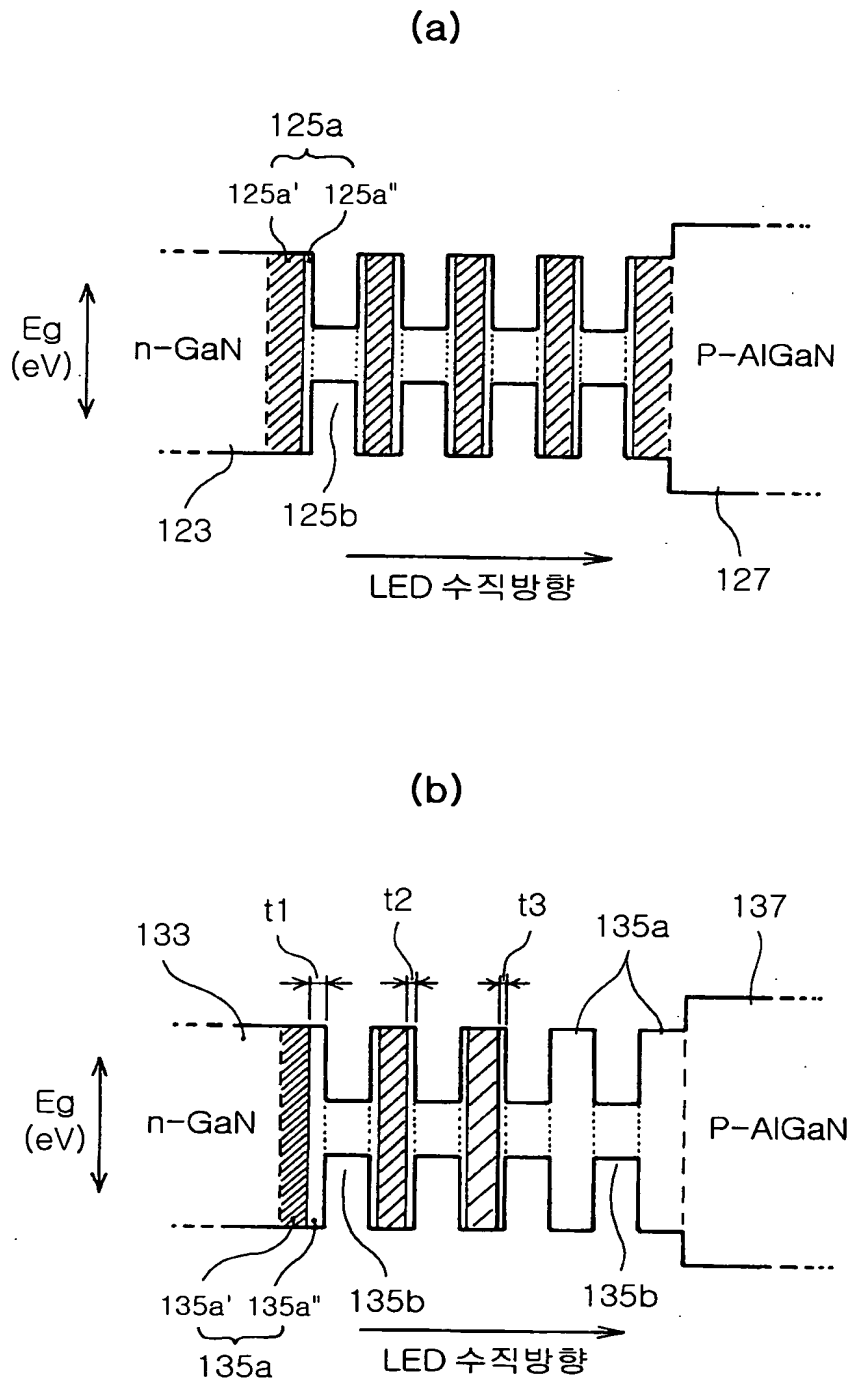
【도 2】



【도 3】



【도 4】





【도 5】

